

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**



(19)

(11) Publication number:

04142889 A

Generated Document.

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 02264957

(51) Intl. Cl.: H04N 5/335

(22) Application date: 04.10.90

(30) Priority:

(43) Date of application  
publication: 15.05.92(84) Designated  
contracting states:

(71) Applicant: CANON INC

(72) Inventor: UDAGAWA YOSHIRO

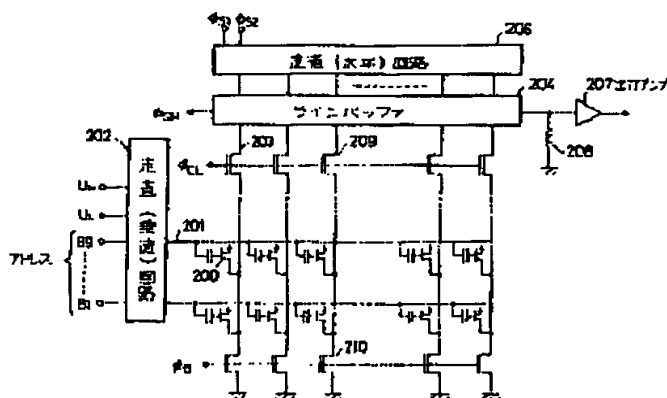
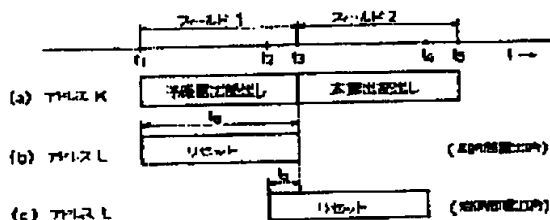
(74) Representative:

## (54) IMAGE PICKUP DEVICE

## (57) Abstract:

**PURPOSE:** To decrease a time lag up to main exposure after a shutter release button is depressed by starting reset of the main exposure in a read field of pre-exposure.

**CONSTITUTION:** The main exposure is reset in a field the same as a field in which a pre-exposure is read. For example, a horizontal signal line 201 of a 350-th line is selected at an address K and a horizontal signal line 201 of a 1st line at an address L, the read of the preexposure of full picture elements 200 of a 350-th line of horizontal signal line 201 is implemented at a first half of horizontal blanking in the vicinity of a time t2 and the main exposure of full picture elements 200 of a 1st line of horizontal signal line 201 is reset at a latter half of the horizontal blanking just after the pre-exposure, and the read of the main exposure of the full picture elements 200 of the 1st line is implemented at a first half in the horizontal blanking in the vicinity of a time t3. Thus, the time from the depression of a shutter release button till the main exposure is reduced.



COPYRIGHT: (C)1992,JPO&amp;Japio

## ⑫ 公開特許公報(A) 平4-142889

⑤ Int. Cl.<sup>5</sup>

H 04 N 5/335

識別記号

Q  
F

庁内整理番号

8838-5C  
8838-5C

⑬ 公開 平成4年(1992)5月15日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 撮像装置

⑰ 特 願 平2-264957

⑱ 出 願 平2(1990)10月4日

⑲ 発 明 者 宇 田 川 善 郎 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
⑳ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号  
㉑ 代 理 人 弁理士 丹羽 宏之 外1名

## 明 細 書

## 1. 発明の名称

撮 像 装 置

## 2. 特許請求の範囲

(1) ランダムアクセス可能な撮像素子と、予備露出の読出しが行われるフィールドと同一のフィールドにおいて本露出のリセットを開始するリセット手段とを備えたことを特徴とする撮像装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

本発明は、撮像装置、特に光電変換素子に蓄積された光情報の読み出し方式に関するものである。

(従来技術)

第4図は従来例の要部の概略図である。同図においてマトリックス状に配置された光電素子400の電極400aは水平信号線401に行毎に共通接続され、各水平信号線401は垂直走査

回路402の各出力端子に各々接続されている。また光電素子400の電極400bは垂直信号線403に列毎に共通接続され、各垂直信号線403はMOS(metal-oxide semiconductor)構造の水平走査トランジスタ404を介して読出し信号線405に共通接続されている。各水平操作トランジスタ404のゲート電極は水平走査回路406の各出力端子に接続され、各出力端子からの水平走査パルスがシフトするタイミングで水平走査トランジスタ404は順次オン状態となる。この水平走査によって、ある水平信号線401の光電素子400に蓄積されている光情報がシリアルに読出し信号線405に読み出され、アンプ407によって増幅され外部へ出力される。

なお、第4図は概略図であって各光電素子400に接続されるスイッチ素子の図示が省略されている。

(発明が解決しようとする課題)

このようなタイプの撮像素子においては、走査するアドレスを指定することにより希望の箇所の

光情報のみを読み出す、いわゆるランダムアクセスが可能である。

この特徴は、スチルビデオカメラ等で、本露出の前に露出量や光源光に対するホワイトバランスを制御するための予備露出情報を得る上で極めて重要である。

ところで、ランダムアクセスされた画素とされなかった画素では破壊読出し型においては状態が完全に異なっており、また非破壊読出し型においてもその非破壊度によって完全に同一状態ということはない。したがって、本露光の前に全画素をリセットする必要がある。

しかし、従来方式では予備露出（予備露出のリセットは省略）→リセット→本露出という形で駆動されており、都合、概ね3回（即ち3フィールド）の走査を必要とし、シャッタリリースボタンを押してから本露出までに、タイムラグを生じてしまうという問題がある。

本発明は、このような問題を解決するためなされたもので、シャッタリリースボタンを押してか

3

る。

以下図面に従って説明する。本実施例はJ-FET（接合型FET）を画素素子として用いたFGA（フローティングゲートアレイ）型撮像素子を例として説明するものである。

第2図において、200は画素素子、201は水平信号線、202は出力端子が水平信号線201に接続された垂直走査回路、203は垂直信号線、204は入力端子が垂直信号線203に接続されたラインバッファ（ラインメモリ）、206はラインバッファ104を走査する水平走査回路、207は出力アンプ、208は負荷抵抗、209はクランプ素子、210はバイアス素子である。

本実施例においては、水平ブランキングにおいて、垂直走査回路202によりある行の水平信号線201（全部で480行あるものとして説明する）を選択し、この水平信号線201に共通接続されている全画素素子200の信号を、パラレルにラインバッファ204にサンプルホールドし、

5

ら本露出までのタイムラグの小さい撮像装置を提供することを目的とするものである。

（課題を解決するための手段）

本発明は前記目的を達成するため撮像装置をつぎの（1）のとおり構成するものである。

（1）ランダムアクセス可能な撮像素子と、予備露出の読出しが行われるフィールドと同一のフィールドにおいて本露出のリセットを開始するリセット手段とを備えた撮像装置。

（作用）

前記（1）の構成により、予備露出の読出しのフィールドにおいて本露出のリセットが開始される。

（実施例）

以下、本発明を実施例により詳しく説明する。

第1図は本発明の実施例である“撮像装置”の動作の概要を示す図、第2図は同実施例の要部のブロック図、第3図は同実施例における撮像素子の駆動パルスのタイミングを示す図であ

4

つぎの水平走査期間中に、水平走査回路206によりラインバッファ204を走査し、先にサンプルホールドした各画素素子200の信号をシリアルに出力アンプ207を介して読み出すものである。

第3図により動作を更に詳しく説明する。なおクランプ素子209、バイアス素子210の動作は本発明の理解に直接関係がないのでその説明を省略する。図中、時刻 $t_1 \sim t_2$ は水平ブランキングである。この期間中に、垂直走査回路202のアドレス入力B9～B1により、アドレスK、アドレスLが順次指定され、例えばアドレスKで第350行の水平信号線201が選択され、アドレスLで第1行の水平信号線201が選択される。

時刻 $t_2$ にサンプルホールド信号 $\phi_{SH}$ がハイレベルとなり、第350行の水平信号線201に接続されている全画素素子200のゲートキャパシタの電位（予備露出により低下した電位）がパラレルに、ラインバッファ204にサンプルホールド

6

ドされ、時刻 $t_0$ に第350行の水平信号線201にリセット電圧 $V_{11}$ が供給されて第350行の全画素素子200のゲートキャパシタの電位がリセット電位まで充電され、時刻 $t_1$ に再びサンプルホールド信号 $\phi_{SH}$ がハイレベルとなり、第350行の水平信号線201に接続された全画素素子200のゲートキャパシタの電位(リセット電位)がバラレルにラインバッファ204にサンプルホールドされる。

この結果、時刻 $t_1$ におけるサンプルホールド値と時刻 $t_0$ におけるサンプルホールド値との差分が、予備露出における光情報(蓄積電荷)としてラインバッファ204に検出される。時刻 $t_0$ において、第1行の水平信号線201にリセット電圧 $V_{11}$ が供給され、この水平信号線201に接続された全画素素子200のゲートキャパシタがリセット電位まで充電され、本露出のリセットが行われる。

時刻 $t_1$ に始まる水平走査期間中に、ラインバッファ204は水平走査回路206により走査

7

子シャッタの短時間露出が行われる。

第1図(a)と(b)の関係は、電子シャッタの長時間露出を示す。このケースにおける第1図の時刻 $t_1$ 近傍の状態は、第3図において、アドレスKで第1行の水平信号線201を指定し、アドレスLでも同じ第1行の水平信号線201を指定した状態に相当する。

即ち、第3図において、水平ブランキングの前半で第1行の水平信号線201に接続された全画素素子200の予備露出の光情報をラインバッファ104に入れ、同一水平ブランキングの後半で同じ第1行の水平信号線201に接続された全画素素子200の本露出のリセットを行う。第1図の時刻 $t_0$ 近傍の水平ブランキングで第1行の水平信号線201に接続された全画素素子200の本露出の光情報をラインバッファ104に入れ、続く水平走査期間中に第1行の水平信号線201に接続された各画素素子200の信号を出力アンプ107を介してシリアルに出力する。

9

され、出力アンプ207を介して第350行の各画素素子200の信号がシリアルに外部に読み出される。

つぎに、第1図により予備露出読み出し、本露出のリセット、本露出の読み出しの関係を説明する。

第3図の前述の状態は、第1図の時刻 $t_2$ 近傍における(a)と(c)の関係に相当する。即ち、第1図において、時刻 $t_2$ 近傍の水平ブランキングの前半で、(a)に示すように第350行の水平信号線201の全画素素子200の予備露出の読出しが行われ、その直後の同水平ブランキングの後半で、(c)に示すように、第1行の水平信号線201の全画素素子200の本露出のリセットが行われ、時刻 $t_0$ 近傍の水平ブランキングにおける前半で、第1行の全画素素子200の本露出の読出しが行われ、後半で第131行の全画素素子200のリセットが行われる。

このケースでは、時刻 $t_2$ と時刻 $t_0$ の間が本露出時間 $t_0$ となり、このようにしていわゆる電

8

第1図における(b)のリセットが時刻 $t_1$ より少し遅れて開始されるケースを第3図により説明するとつぎのようになる。水平ブランキングの前半に、アドレスKにより例えば第10行の水平信号線201が指定され、同行の全画素素子200に蓄積された予備露出の光情報が読出され、水平ブランキングの後半に、アドレスLにより例えば第1行の水平信号線201が指定され、同行の全画素素子200の本露出のリセットが行われ、続く第1図の時刻 $t_0$ 近傍の水平ブランキングの前半で第1行の水平信号線201に接続された全画素素子200の本露出の読出しが行われ、同水平ブランキングの後半で第471行の水平信号線201に接続された全画素素子200の本露出のリセットが行われる。

このようにして、本露出のリセットが、予備露出の読出しのフィールドと同じフィールドにおいて開始されるので、シャッタリリースボタンを押してから本露出までの時間が最小限に短縮できる。また本露出のリセット開始時期を予備露出の

読出し期間中で前後に移動するとにより電子シャッタ動作を行うことができる。

なお、以上の実施例は、F G A 型の撮像素子を用いるものであるが、本発明はこれに限定されるものではなく、ランダムアクセスのできる適宜の撮像素子を用いて実施することができることはいうまでもない。

(発明の効果)

以上説明したように、本発明によれば、シャッタリリースボタンを押してから本露出までのタイムラグを減らせるばかりでなく、特別な駆動回路を必要としないという効果を有する。

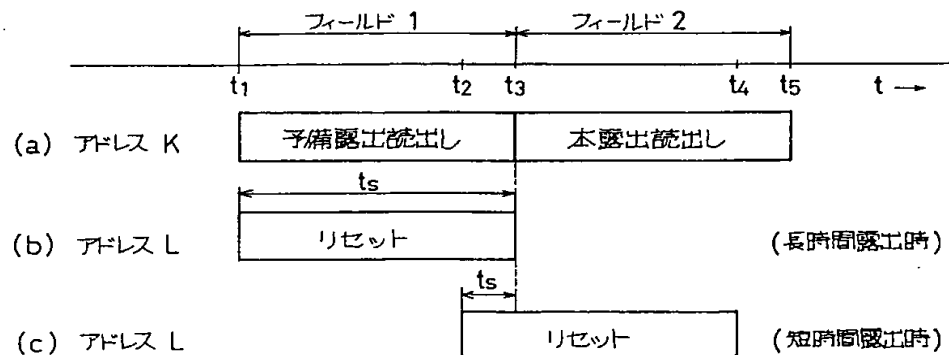
#### 4. 図面の簡単な説明

第 1 図は本発明の一実施例の動作の概要を示す図、第 2 図は同実施例の要部のブロック図、第 3 図は同実施例における撮像素子の駆動パルスのタイミングを示す図、第 4 図は従来の撮像素子の 1 例の概略図である。

2 0 0 ……画素素子

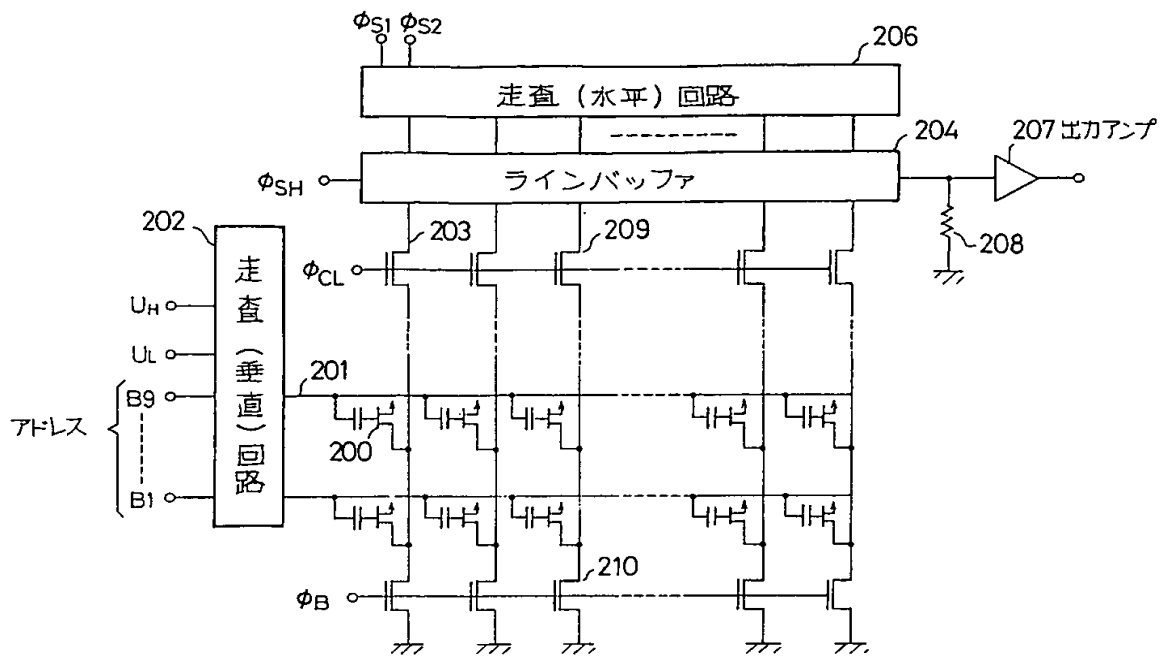
2 0 2 ……垂直走査回路

1 1



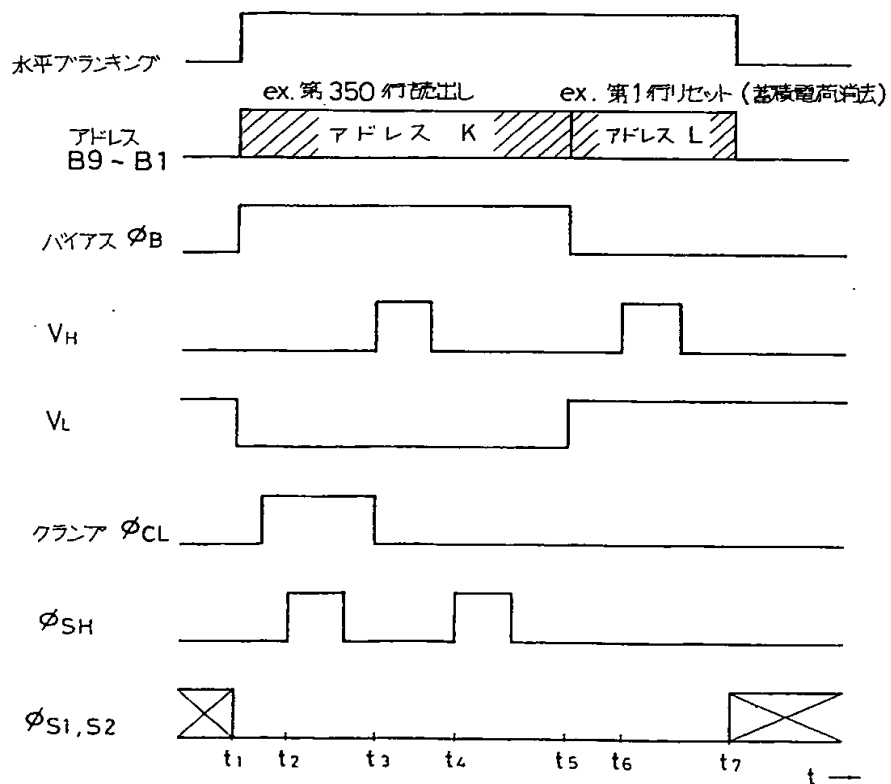
実施例の動作の概要を示す図

第 1 図



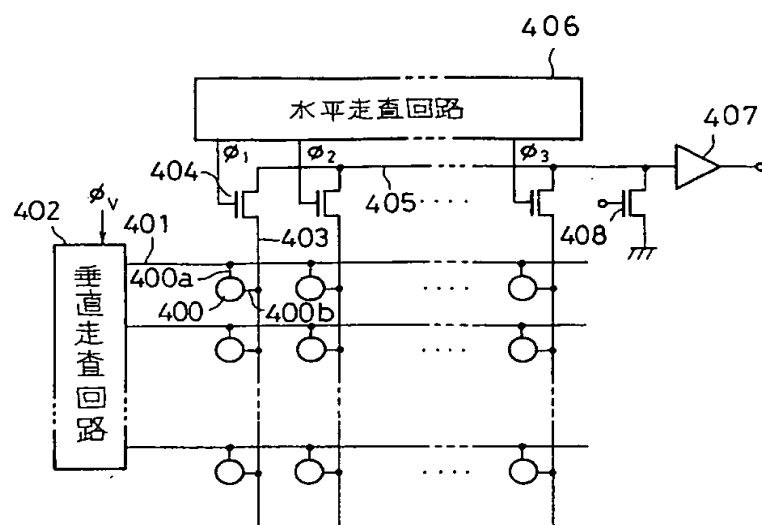
実施例の要部のブロック図

第 2 図



実施例における撮像素子の駆動パルスのタイミングを示す図

第 3 図



従来例の要部の概略図  
第 4 図